

THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of: Abe KEIKO et al.

Filed : Concurrently herewith

For : PACKET TRANSFER APPARATUS

Serial No.: Concurrently herewith

H2
JL
1-23-99



November 18, 1998

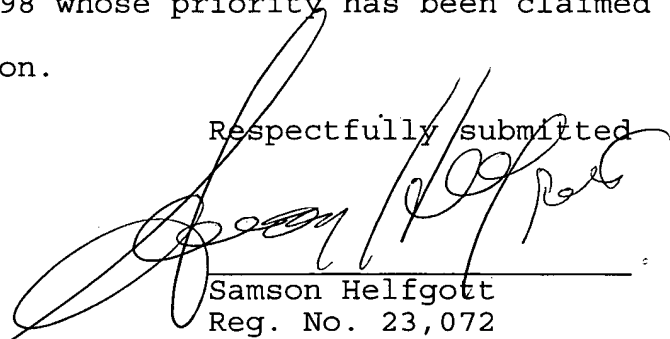
Hon. Commissioner of Patents
and Trademarks
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is Japanese patent application No.
10-057146 of March 9, 1998 whose priority has been claimed
in the present application.

Respectfully submitted



Samson Helfgott
Reg. No. 23,072

HELFGOTT & KARAS, P.C.
60th FLOOR
EMPIRE STATE BUILDING
NEW YORK, NY 10118
DOCKET NO.: FUJA15.646
LHH:priority

Filed Via Express Mail

Rec. No.: EH36625046705

On Nov 18 1998

By J. Gonzalez

Any fee due as a result of this paper, not covered by an
enclosed check may be charged on Deposit Acct. No. 08-
1634.

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日

Date of Application:

1998年 3月 9日

願 番 号

Application Number:

平成10年特許願第057146号

願 人

Applicant(s):

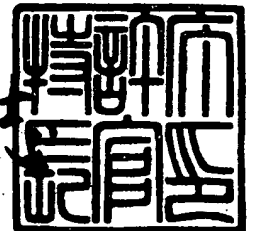
富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

1998年 7月 3日

特許庁長官
Commissioner,
Patent Office

伴佐山 建



【書類名】 特許願

【整理番号】 9704863

【提出日】 平成10年 3月 9日

【あて先】 特許庁長官 荒井 寿光 殿

【国際特許分類】 H04L 12/54

【発明の名称】 パケット転送装置

【請求項の数】 14

【発明者】

 【住所又は居所】 神奈川県横浜市港北区新横浜 3 丁目 9 番 1 8 号 富士通
 コミュニケーション・システムズ株式会社内

 【氏名】 濱野 恵子

【発明者】

 【住所又は居所】 神奈川県横浜市港北区新横浜 3 丁目 9 番 1 8 号 富士通
 コミュニケーション・システムズ株式会社内

 【氏名】 池田 仁

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通
 株式会社内

 【氏名】 樋口 正雄

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通
 株式会社内

 【氏名】 白井 信雄

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100077517

 【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100088269

【弁理士】

【氏名又は名称】 戸田 利雄

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709215

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 パケット転送装置

【特許請求の範囲】

【請求項 1】 セル信号の通信インタフェースを有する第 1 及び第 2 のノードと、セル信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出方路を決定するルーチングデバイスと、の間にセル信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、

前記第 1 のノード、第 2 のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、

セル信号の出方路情報を記憶する出方路記憶部と、

前記ルーチングデバイスから入力したパケット信号を含むセル信号の出方路情報を監視してそれを前記出方路記憶部に記憶し、それとの照合が一致した同一出方路を有するパケット信号を含む入力セル信号を、前記スイッチを制御して前記信号の入力先である前記第 1 のノードと出力先である前記第 2 のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成することを特徴とするパケット転送装置。

【請求項 2】 前記第 1 及び第 2 のノードそしてパケット転送装置は、ATM 装置である請求項 1 記載の装置。

【請求項 3】 前記セル信号は AAL5 タイプの ATM 信号である請求項 2 記載の装置。

【請求項 4】 前記出方路記憶部に記憶される出方路情報は、送信先アドレス及び出ポート番号である請求項 2 記載の装置。

【請求項 5】 セル信号の通信インタフェースを有する第 1 及び第 2 のノードと、セル信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出方路を決定するルーチングデバイスと、の間にセル信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、

前記第 1 のノード、第 2 のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、

セル信号の出方路情報を一時記憶する出方路記憶部と、

前記第 1 のノード又は第 2 のノードから入力したパケット信号を含むセル信号の送信元情報を監視してそれを前記出方路記憶部に出力路情報として記憶し、それとの照合が一致した同一出力路を有するパケット信号を含む入力セル信号を、前記スイッチを制御して前記信号の入力先である前記第 1 のノード又は第 2 のノードと出力先である前記第 2 のノード又は第 1 のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成することを特徴とするパケット転送装置。

【請求項 6】 前記第 1 及び第 2 のノードそしてパケット転送装置は ATM 装置である請求項 5 記載の装置。

【請求項 7】 前記セル信号は AAL5 タイプの ATM 信号である請求項 6 記載の装置。

【請求項 8】 前記出力路記憶部に記憶される出力路情報は、送信元アドレス及び入ポート番号である請求項 6 記載の装置。

【請求項 9】 フレーム信号の通信インタフェースを有する第 1 及び第 2 のノードと、フレーム信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出力路を決定するルーチングデバイスと、の間でフレーム信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、

前記第 1 のノード、第 2 のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、

フレーム信号の出力路情報を記憶する出力路記憶部と、

前記ルーチングデバイスから入力したパケット信号を含むフレーム信号の出力路情報を監視してそれを前記出力路記憶部に記憶し、それとの照合が一致した同一出力路を有するパケット信号を含む入力フレーム信号を、前記スイッチを制御して前記信号の入力先である前記第 1 のノードと出力先である前記第 2 のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成することを特徴とするパケット転送装置。

【請求項 10】 前記第 1 及び第 2 のノードそしてパケット転送装置は、フレームリレー装置である請求項 9 記載の装置。

【請求項 11】 前記出方路記憶部に記憶される出方路情報は、送信先アドレス及び出ポート番号である請求項 10 記載の装置。

【請求項 12】 フレーム信号の通信インタフェースを有する第 1 及び第 2 のノードと、フレーム信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出方路を決定するルーチングデバイスと、の間でフレーム信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、

前記第 1 のノード、第 2 のノード、及びルーチングデバイスとの間のバス接続を行うスイッチと、

フレーム信号の出方路情報を一時記憶する出方路記憶部と、

前記第 1 のノード又は第 2 のノードから入力したパケット信号を含むフレーム信号の送信元情報を監視してそれを前記出方路記憶部に出力路情報として記憶し、それとの照合が一致した同一出力路を有するパケット信号を含む入力フレーム信号を、前記スイッチを制御して前記信号の入力先である前記第 1 のノード又は第 2 のノードと出力先である前記第 2 のノード又は第 1 のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成することを特徴とするパケット転送装置。

【請求項 13】 前記第 1 及び第 2 のノードそしてパケット転送装置はフレームリレー装置である請求項 12 記載の装置。

【請求項 14】 前記出方路記憶部に記憶される出力路情報は、送信元アドレス及び入ポート番号である請求項 13 記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は ATM (Asynchronous Transfer Mode: 非同期転送モード) 装置又はフレームリレー (Frame relay) 装置等のようにセル化又はフレーム化された信号の交換・転送処理を行う装置に関し、特に前記装置内でセル化又はフレーム化されたインターネットプロトコル等に基づくパケットデータを効率よくルーチング処理するパケット転送装置に関するものである。

【0002】

現在、ATM網やフレームリレー網をバックボーンとしたインターネットプロトコル等による通信のさらなる高速化が要求されている。IETF (Internet Engineering Task Force: インターネットに関する技術的課題を解決するためのグループ) や ATM フォーラム (ATM-WAN (ATM-Wide Area Network) を実現するための各種実装仕様を精力的に作成している ATM の普及・促進を目的とする業界団体) ではその標準化を検討している。しかしながら、それらはいずれもアドレス管理やサーバの使用を前提とした複雑で大がかりな仕組みを必要とするものである。そのため、より簡易で且つ高速な通信処理を実現することが期待されている。

【0003】

【従来の技術】

ATM網やフレームリレー網をバックボーンとしたインターネットプロトコル等による通信高速化の障害としては、主にセル化又はフレーム化された信号の交換・転送処理を行う ATM網やフレームリレー網と、そのような網内で転送される IP (インターネットプロトコル) パケット等のルーチング処理を行うルータとの間の処理の非効率性が上げられる。

【0004】

図1は、従来のパケット信号の転送構成例を示したものであり、図1の (a) は ATM網の場合を、そして図1の (b) はフレームリレー網の場合をそれぞれ示している。

図1の (a) において、ATM網を形成する複数の ATM スイッチ (AS) 11-1 ~ 11-3 には、網内を流れる IP パケット等のパケット信号をルーチング処理するルータ等から成るルーチングデバイス (RD) 10-1 ~ 10-3 がそれぞれ備えられている。

【0005】

送信側の端末 (S: Source) 13 からのセル化されたパケット信号は ATM スイッチ 11-1 で受信され、そこから PVC (Permanent Virtual Channel) や SVC (Switched Virtual Channel) 等により固定的又は半固定的に接続されたル

ーチングデバイス 10-1 へと転送される。ルーチングデバイス 10-1 では、受信したセル信号を組み立ててパケット信号を復元し、その信号内の着信アドレス情報から着信端末 (D : Destination) 14 側への出方路を決定する。

【0006】

パケット信号は、前記出方路に対応する V P I / V C I (Virtual Path Identifier/ Virtual Channel Identifier) 値が割り付けられたセル信号に分解され、ATMスイッチ 11-1 へ戻される。ATMスイッチ 11-1 では、受信したセルをその V P I / V C I 値に基づいて出方路先の ATMスイッチ 11-2 へ転送する。以降、各 ATMスイッチ 11-2、11-3 及びルーチングデバイス 10-2、10-3 では同様の処理が繰り返され、最終的に前記パケット信号が着信端末 14 へ到達する。

【0007】

図 1 の (b) でも基本的には上記と同様の動作を行う。すなわち、図 1 の (b) においてフレームリレー網を形成する複数のフレームリレー交換機 (F R) 12-1 ~ 12-3 にはその網内を流れるパケット信号をルーチング処理するルーチングデバイス (R D) 10-1 ~ 10-3 がそれぞれ備えられている。送信側の端末 (S : Source) 15 からのフレーム化されたパケット信号はフレームリレー交換機 12-1 で受信され、固定的又は半固定的に接続されたルーチングデバイス 10-1 へと転送される。

【0008】

ルーチングデバイス 10-1 では、ヘッダ情報を有するフレーム信号から元のパケット信号を復元し、その信号内の宛先アドレス情報から着信端末 (D : Destination) 16 側への出方路を決定する。前記パケット信号は、前記出方路に対応する D L C I (Data Link Connection Identifier) ヘッダ情報を割り付けたフレーム信号に再び変換されて、フレームリレー交換機 12-1 へ戻される。フレームリレー交換機 12-1 では、受信したフレーム信号をその D L C I ヘッダ情報に基づいて出方路先のフレームリレー交換機 12-2 へ転送する。

【0009】

【発明が解決しようとする課題】

このように、図1の(a)の場合には、セルの分解・組立処理が全てのATMセルに対して全てのATMスイッチ毎に行われるためセルの転送に時間がかかり、本来高速広帯域化を目的としたATM技術がルーチングデバイスの処理能力がボトルネックとなってその利点を十分発揮できないという問題があった。

【0010】

同様に、図1の(b)の場合にもデータの復元・フレーム化等の処理やルーチング処理が全てのフレームに対して全てのフレーム交換機毎に行われるためフレーム信号の転送に時間がかかり、フレームリレー技術により高速広帯域化されてもルーチングデバイスの処理能力がボトルネックとなってフレームリレーの高速性が発揮できないという問題があった。

【0011】

また、フレームリレーの場合には、フレーム信号を受信してからその処理が完了するまでの間はそのフレーム処理に占有されるため、大量のフレームを処理する場合にデータ量当たりの処理効率が落ちたり、他のフレームの処理遅延によって輻輳が発生する等の問題もあった。

【0012】

また、このような問題を回避するために、先に述べたIETFからは高速転送方式のNHDP (Next Hop Resolution Protocol) が、そしてATMフォーラムからは高速転送方式のMPOA (Multiprotocol over ATM) が、それぞれ提案されている。

【0013】

これらは、いずれもIPパケットの転送においてATM網内を直結するショートカット方式を採用するものであるが、上述したようにショートカットパスの確立までにはクライアント／サーバを用いた複雑な制御や特殊なプロトコルが必要となり、さらには全てのルーチングデバイスにサーバ機能をもたせる必要がある等の種々の問題を有している。

【0014】

そこで本発明の目的は、上記問題点に鑑み、ATM網のデータ転送において、ATMスイッチ側に出方路記憶機能を付与するだけで、ATMスイッチ内でルー

チングデバイスを介さないパケット信号のショートカットパス接続を可能としたパケット転送装置を提供することにある。前記パケット転送装置ではクライアント／サーバ構成や特殊なプロトコルは一切使用せず、またルーチングデバイスによるセル組立、ルーチング処理、及びセル分解処理が省略されるため、その負荷軽減と共に A T M 網内においてパケット信号の高速転送が簡易に実現される。

【0015】

また本発明の目的は、フレームリレー網のデータ転送において、フレームリレー交換機に出方路記憶機能を付与するだけで、フレームリレー交換機内でルーチングデバイスを介さないパケット信号のショートカットパス接続を可能としたパケット転送装置を提供することにある。前記パケット転送装置も特殊なプロトコルは一切使用せず、またルーチングデバイスによるデータ化・フレーム化やルーチング処理が省略されるため、その負荷軽減と共にフレームリレー網内においてパケット信号の高速転送を簡易に実現することができる。

【0016】

【課題を解決するための手段】

本発明によれば、セル又はフレーム信号の通信インタフェースを有する第1及び第2のノードと、セル又はフレーム信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出方路を決定するルーチングデバイスと、の間でセル又はフレーム信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、前記第1のノード、第2のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、セル信号の出方路情報を記憶する出方路記憶部と、前記ルーチングデバイスから入力したパケット信号を含むセル又はフレーム信号の出方路情報を監視してそれを前記出方路記憶部に記憶し、それとの照合が一致した同一出方路を有するパケット信号を含む入力セル又はフレーム信号を、前記スイッチを制御して前記信号の入力先である前記第1のノードと出力先である前記第2のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成するパケット転送装置が提供される。

【0017】

また本発明によれば、セル又はフレーム信号の通信インタフェースを有する第1及び第2のノードと、セル又はフレーム信号の通信インタフェースを有し前記信号に含まれるパケット信号の宛先情報から出方路を決定するルーチングデバイスと、の間でセル信号の交換・転送処理を行うパケット転送装置であって、前記パケット転送装置は、前記第1のノード、第2のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、セル又はフレーム信号の出方路情報を一時記憶する出方路記憶部と、前記第1のノード又は第2のノードから入力したパケット信号を含むセル又はフレーム信号の送信元情報を監視してそれを前記出方路記憶部に出方路情報として記憶し、それとの照合が一致した同一出方路を有するパケット信号を含む入力セル又はフレーム信号を、前記スイッチを制御して前記信号の入力先である前記第1のノード又は第2のノードと出力先である前記第2のノード又は第1のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、から構成するパケット転送装置が提供される。

【0018】

【発明の実施の形態】

図2は、本発明によるパケット転送装置の基本構成を示したものである。

図2において、第1のノード1及び第2のノード2は、それぞれセル信号又はフレーム信号の通信インタフェースを有する通信ノードである。パケット転送装置3は、前記第1のノード1、第2のノード2、及びルーチングデバイス4との間でセル信号又はフレーム信号の交換・転送処理を行う。

【0019】

ルーチングデバイス4は、セル信号又はフレーム信号の通信インタフェースを有し、前記パケット転送装置3との間で送受信するセル信号又はフレーム信号の組立／分解を行い、その際に復元したパケット信号の宛先情報から出側方路を決定する。なお、前記第1のノード1及び第2のノード2は、それぞれセル信号又はフレーム信号の通信インタフェースを有する交換機又は端末である。

【0020】

前記パケット転送装置3は、さらに以下の構成を有する。

スイッチ5は、前記第1のノード1、第2のノード2、及びルーチングデバイ

ス4 との間のパス接続を実行する。出方路記憶部7は、セル信号又はフレーム信号の出側方路を一時記憶する。そして、ショートカットパス制御部6は、一連の packets 信号を含むセル信号又はフレーム信号の出側方路を監視してそれを前記出方路記憶部7に一時記憶し、それとの照合により続くセル信号又はフレーム信号が同一出側方路の場合には、前記スイッチ5に第1のノード1と第2のノード2との間にショートカットパスを形成するよう指示する。

【0021】

図3は、本発明によるパケット転送装置の第1の動作原理を説明した図である。

図3の(a)では、ある情報内容を有するパケット信号が一連のセル信号や多重化されたフレーム信号として第1のノード1からパケット転送装置7に入力される。この最初の受信信号は、スイッチ5において固定的又は半固定的に設定されたパスを通してそのままルーチングデバイス4へ転送される(①)。ショートカットパス制御部6は、前記一連の入力信号の宛先情報(宛先アドレス)を監視する。

【0022】

ルーチングデバイス4では、それから元のパケット信号を復元し、その宛先情報からその出方路を決定する。前記ルーチングデバイス4は、パケット信号を前記出方路情報を付与したセル信号又はフレーム信号に再び戻してパケット転送装置7へ返送する。パケット転送装置7では、その信号をスイッチ5を介して出方路先へ転送する際に、ショートカットパス制御部6が前記出方路情報及び宛先情報を出方路記憶部7へ一時記憶する(②)。

【0023】

図3の(b)では、ショートカットパス制御部6が、前記ルーチングデバイス4へ転送された信号以降の一連の入力信号の宛先情報と前記出方路記憶部7に記憶した宛先情報とを比較し、それらが一致した場合には対応して記憶した出方路情報に基づいて信号の入側と出側とを直結するショートカットパスを形成するようスイッチ5に指示する(③)。これ以降、ルーチングデバイス4を経由することなく前記ショートカットパスを介した一連の信号の高速転送が実行される。

【0024】

図4は、本発明によるパケット転送装置の第2の動作原理を説明した図である。

図4の(a)では、パケット信号がセル信号や多重化されたフレーム信号として第2のノード2からパケット転送装置7に入力される。パケット転送装置7のショートカットパス制御部6は、ルーチングデバイス4以外からの入力信号を監視しており、入力信号が検出されるとその送信元情報(送信元アドレス)及び入方路情報を出方路記憶部7に記憶する(①)。

【0025】

その際、ショートカットパス制御部6は前記出方路記憶部7に記憶された送信元情報中に前記入力信号の宛先情報(宛先アドレス)と一致するものが存在するか否かを検索する。本例は一致する送信元情報が存在しない場合を示しており、入力信号は従来通りルーチングデバイス4へ転送される(②)。

【0026】

図4の(b)では、次に第1のノード1側からパケット信号がセル信号や多重化されたフレーム信号としてパケット転送装置7に入力された場合を示している。ショートカットパス制御部6は、上記と同様にルーチングデバイス4以外からの入力信号を監視しており、入力信号を検出するとその送信元情報(送信元アドレス)及び入方路情報を出方路記憶部7に記憶する(①)。

【0027】

その際、ショートカットパス制御部6は前記出方路記憶部7に記憶された送信元情報中に前記入力信号の宛先情報(宛先アドレス)と一致するものが存在するか否かを検索する。本例では前記宛先情報と図4の(a)で記憶した第2のノード2からの入力信号の送信元情報とが一致する場合を示しており、ショートカットパス制御部6は、一致した送信元情報と対応して記憶されている入方路情報に基づいて信号の入側と出側とを直結するショートカットパスを形成するようスイッチ5に指示する(③)。従って、本例ではルーチングデバイス4を経由することなく前記ショートカットパスを介した信号の高速転送が実現される。

【0028】

上述したことから、本発明の第1の動作原理によれば同一宛先アドレスを持つ2個目以降のパケットに対して高速なパケット交換が可能となり、また本発明の第2の動作原理によれば受信したパケットの宛先アドレスが記憶されている場合に1度もルーチングデバイス4を経由することなく高速なパケット交換が可能となることが分かる。

【0029】

より具体的に、上述した第1及び第2の各動作原理をATM網に適用した場合には、入力信号の宛先アドレスと記憶されているアドレスとが一致した場合に、パケット転送装置7（下記の例では、ATM転送機構「AM」としている）及びルーチングデバイス4（下記の例ではルーチングデバイス「RD」としている）で以下に示す各処理（1）～（7）が不要となる。

【0030】

- （1）AMからRDへの出方路の検出（AM）
- （2）RDへの転送（AM）
- （3）セル組立（RD）
- （4）ルーチング処理（RD）
- （5）セル分解（RD）
- （6）AMへの転送（RD）
- （7）AMから第2のノードへの出方路検出（AM）

【0031】

なお、ATM網内で送信される全てのデータは、ATMアダプテーションレイヤ（AAL：通信メディアに依存しない伝達方式であり、データのセル分解・組立やデータの正当性検証等を行う）により固定長のセルに分割される。前記分割されたセルは、先頭・継続・最終セルと識別可能で、それらは連続して送信される。

【0032】

特に、AAL5（データ通信を主な対象とし、より効率的な転送をねらいとするAALプロトコルタイプの1つ）によりセル化されたパケットを本発明の適用対象とした場合には、AAL5によりセル化されたパケットにはその先頭セルに

宛先アドレスと送信元アドレスとが両方存在することから、パケット転送装置 3 において ATM セルのまま（セルの組立・分解は不要）その先頭セルを監視することによりパケット信号の宛先アドレスや送信元アドレス、及び対応する出方路を記憶することが可能となる。

【0033】

また、上述した第 1 及び第 2 の各動作原理をフレームリレー網に適用した場合には、入力信号の宛先アドレスと記憶されているアドレスとが一致した場合に、パケット転送装置 7（下記の例では、フレームリレー転送機構「FM」としている）及びルーチングデバイス 4（下記の例ではルーチングデバイス「RD」としている）で以下に示す各処理（1）～（7）が不要となる。

【0034】

- （1）FM から RD への出方路の検出（FM）
- （2）RD への転送（FM）
- （3）フレームのデータ化（RD）
- （4）ルーチング処理（RD）
- （5）データのフレーム化（RD）
- （6）FM への転送（RD）
- （7）FM から第 2 のノードへの出方路検出（FM）

【0035】

図 5 は、図 2 ～ 3 で説明した本発明を適用した場合のネットワーク動作を示したものであり、図 1 の従来例と対応するものである。

なお、図 5 及び以降の図 6 ～ 図 18 で説明する本発明の具体的な実施例においては、本発明によるパケット転送装置が ATM 信号及びフレームリレー信号の両方を含む場合にパケット転送機構「PM」という表現を用い、また先きの説明でも簡単に触れたがそのうち ATM 信号だけを対象とするものに ATM 転送機構「AM」、そしてフレームリレー信号だけを対象とするものにフレームリレー転送機構「FM」という表現を用いる。

【0036】

ここで、ATM 転送機構は、ルーチングデバイスに接続されることを条件とす

るATMインタフェースを持つATMスイッチ（図1の「AS」、図2の5）に本発明による出方路記憶機能（図2の6及び7）を追加したものを示す。同様に、フレームリレー転送機構は、ルーチングデバイスに接続されることを条件とするフレームリレーインタフェースを持つフレームリレー交換機（図1の「FR」、図2の5）に本発明による出方路記憶機能（図2の6及び7）を追加したものを示す。

【0037】

また、ルーチングデバイス10-1～10-3は、ATMインタフェース又はフレームリレーインタフェースを持つ標準のルータであり、パケットの転送とルーチング機能を有する。

図5において、点線は従来 of 信号転送経路（図1）を示しており、一方実線は本発明により各パケット転送機構3-1～3-3の出方路記憶部に 出方路情報が記憶された後の信号転送経路を示している。このように本発明によれば複数のパケット転送機構3-1～3-3にまたがるショートカットパスを容易に形成することができ、パケット信号の高速転送が顕著に達成される。

【0038】

図6は、パケット転送機構の機能構成の一例を示したものである。

ここでは、本発明と関連する主な機能部についてだけ簡単に説明する。

図6において、回線制御部31は、標準のATMスイッチやフレームリレー交換機に存在する機能であって一般に複数のポート40-1～40-3を有し、それらに接続されるルーチングデバイスやATM又はフレームリレーノードとのインタフェースを行う。

【0039】

スイッチ部32は、回線制御によって受信したATMセルやフレーム信号のスイッチングを行う標準のATMスイッチやフレームリレー交換機に存在する機能であるが、本発明ではさらにパケット転送制御部42、ポート管理テーブル44、及びパケット転送機構キャッシュ部45が追加されている。

【0040】

ここで、パケット転送制御部42及びポート管理テーブル44は図2のショー

トカットパス制御部 6 に対応し、またパケット転送機構キャッシュ部 45 が図 2 の出方路記憶部 7 に対応する。制御部 33 は、標準の ATM スイッチやフレームリレー交換機に存在する機能であり、SVC の制御／管理等を行う。

【0041】

図 7～9 は、ATM 転送機構における第 1 の動作原理（図 3）の具体的な実施例を示している。図 7 は、本発明の第 1 の動作原理による ATM 転送機構の動作概要図である。図 8 は、ATM 転送機構の詳細な動作フロー図である。そして、図 9 は、ATM 転送機構キャッシュ部のデータ構成例を示したものである。ここでは、図 8 の動作フローを中心に説明し、その関連箇所について図 7 及び 9 を参照していく。

【0042】

その前提として、ATM 転送機構 3 のポート管理テーブル 44 及び ATM 転送機構キャッシュ部 45 について簡単に説明しておく。ポート管理テーブル 44 には、システム立ち上げ時等にルーチングデバイス 4 が接続されるポート番号が設定される。図 9 の（a）は、ポート管理テーブル 44 の構成要素例を示している。ATM 転送機構制御部 42 は、このテーブルを参照することによって受信した ATM セルがルーチングデバイス 4 から転送されたものなのか、又はその他の ATM ノードから転送されたものなのかを判断する。

【0043】

また、ATM 転送機構キャッシュ部 45 には、ルーチングデバイス 4 から受信したパケットの出方路と宛先アドレスを記憶する。図 9 の（b）に ATM 転送機構キャッシュ部 45 の構成要素例を示している。この後は、前記ポート管理テーブル 44 を参照することによりルーチングデバイス 4 以外のノードから同一の宛先アドレスを持つパケットを受信した際に、このキャッシュ内容を参照することによってルーチングデバイス 4 を経由することなく出方路が決定される。

【0044】

図 8 において、ATM 転送機構制御部 42 は受信した全ての ATM セルをチェックする。まず、受信セルが AAL5 のタイプであるか（S101）、次にパケット（IP パケット）信号であるか（S102）、をチェックする。それらに該

当しない場合は、通常の音声情報やパケット以外のデータ情報からなるATMセルと判断して通常のATMスイッチング処理を行う（S104～106）。

【0045】

各ATMセルはVPI/VCIを有し、出方路となる各VCC（Virtual Channel Connection：仮想チャネルコネクション）は出ポート番号、VPI/VCIの組み合わせにより一意に識別される。そこで、回線制御部31（図6）が受信したATMセルの入ポート番号及びVPI/VCIから、アドレス変換テーブル46を参照して出口となる出ポート番号及びVPI/VCIを取得する（S104及び105）。この出側情報を基にATMセルはスイッチングされる（S106）。

【0046】

前記ステップS101及び102の条件を満足した受信セルは、さらにセルタイプ（先頭、継続、最終）が調べられ（S103）、先頭セルの場合は下記（1）～（3）に記載のように処理され、先頭セルに続く継続セルおよび最終セルの場合は先頭セルと同一の出側情報を参照することにより（S107）スイッチング処理（S105及び106）が行われる。

【0047】

（1）ATMノード1からのパケット受信であってその宛先アドレスが、ATM転送機構キャッシュ部45に存在しない場合（図7の①）

ポート管理テーブル44を参照して受信セルがどのノードから転送されたものをチェックする（S108）。本例はATMノード1からのセル受信のため次に受信セルの宛先アドレスを基にATM転送機構キャッシュ部45を検索し、同一アドレスによるエントリの有無を認識する（S109）。

【0048】

ここでは受信した先頭セルの宛先アドレスがATM転送機構キャッシュ部45に存在しないため、前述した通常の通常のスイッチング処理（S104～106）を行う。この場合には、出側情報の検索する（S104）でATMノード1からルーティングデバイス4への出方路が検出され、対応するVPI/VCI変換（S105）が行われてルーティングデバイス4へ転送される（S106）。

【0049】

(2) ルーティングデバイス4からのパケット受信の場合(図7の②)

ポート管理テーブル44の参照によって受信セルがルーティングデバイス4から転送されたものであることを認識する(S108)。次に受信セルの宛先アドレスを基にATM転送機構キャッシュ部45を検索し、同一アドレスによるエントリの有無を認識する(S112)。

【0050】

もし、受信した先頭セルの宛先アドレスが存在しない場合には、前述した通常のスイッチング処理と同様に出側情報検索を行い(S113)、次にその結果取得した出側情報と宛先アドレスとをATM転送機構キャッシュ部45に登録する。図9の(c)には、本動作におけるATM転送機構キャッシュ部45の登録例が示されている。この後は通常のVPI/VCI変換及び転送処理を行う(S105及び106)。

【0051】

一方、ATM転送機構キャッシュ部45に受信した先頭セルと同一の宛先アドレスが存在する場合には、通常のスイッチング処置と同様に出側情報検索を行い(S115)、その結果取得した出側情報アドレスのみの更新を行う(S116)。図9の(c)には、本動作におけるATM転送機構キャッシュ部45の更新例が示されている。この後は通常のVPI/VCI変換及び転送処理を行う(S105及び106)。

【0052】

(3) ATMノード1からのパケット受信であってその宛先アドレスが、ATM転送機構キャッシュ部45に存在する場合(図7の③)

ポート管理テーブル44を参照して受信セルがルーティングデバイス4以外から転送されたものであることを認識する(S108)。次に受信セルの宛先アドレスを基にATM転送機構キャッシュ部45を検索し、同一アドレスによるエントリの存在を確認する(S109)。検出したエントリから、出方路を決定することができる出側情報アドレスを参照する(S110)。

【0053】

図9の(c)には本動作におけるATM転送機構キャッシュ部45の参照例が示されている。これは先に説明した(2)の場合で登録されており、本例において出側とはATMノード2を示す。また、本例ではルーチングデバイス4を経由することなくATMノード2へショートカット転送されるので、次にパケットのネットワーク上での存在可能時間を表すTTL(Time to Live)値の減算が行われる(S111)。この後は、VPI/VCIの変換及びショートカットパスを介したセルの転送処理が行われる(S105及び106)。

【0054】

図10～12は、ATM転送機構における第2の動作原理(図4)の具体的な実施例を示している。図10は、本発明の第2の動作原理によるATM転送機構の動作概要図である。図11は、ATM転送機構の詳細な動作フロー図である。そして、図12は、ATM転送機構キャッシュ部のデータ構成を示したものである。ここでは、図11の動作フローを中心に説明し、その関連箇所について図10及び12を参照していく。

【0055】

本例でも、ATM転送機構3のポート管理テーブル44及びATM転送機構キャッシュ部45の機能及び動作は先の図7の例と同様である。但し、図12に示すようにATM転送機構キャッシュ部45に記憶される構成要素が相違する。図12の(a)は、システム立ち上げ時のポート管理テーブル44の構成要素例を示している。本例では、ATM転送機構制御部42が管理対象(ルーチングデバイス4を除く)とするVCCから転送されたセル信号からセル化されたパケットの送信元アドレスと入方路をATM転送機構キャッシュ部45へ記憶する。

【0056】

そして、その記憶内容の検索時には、前記VCCを意識することなくルーチングデバイス4を含む全てのノードから転送されたセルの宛先アドレスを基にATM転送機構キャッシュ部45を検索する。そして、同一アドレスによるエントリが検出された場合にそのエントリされているポート番号、VPI/VCIを出方路とする。

【0057】

図11において、ステップ201～203で、AAL5タイプのATMセルであるか、パケットであるか、先頭セルであるか、等のチェックを行い、音声セル等の場合は通常のスイッチング処理を行い（S204～206）、先頭セル以外の場合に先頭セルと同じ出側情報を参照する等の処理（S207、205及び206）は、図8の場合と同じである。

【0058】

ここでは、前記ステップ201～203の条件を満たす受信セルの処理について説明する。

（1）ATMノード2からのパケット受信であってその宛先アドレスが、ATM転送機構キャッシュ部45に存在しない場合（図7の①）

ATM転送機構制御部42は、ポート管理テーブル44を参照して受信したセルがどのVCCから転送されたものであるのか確認する（S208）。

【0059】

本例のVCCは管理対象（ルーティングデバイス4以外）であるため（S209）、受信した先頭セルの送信元アドレスを基にATM転送機構キャッシュ部45を検索し、前記送信元アドレスが存在しない場合にはこのセルの送信元アドレス、入方路情報となるポート番号、そしてVPI/VCIを新たに登録する（S210）。図12の（b）にはATM転送機構キャッシュ部45の構成要素例が、そして図12の（c）には本動作におけるATM転送機構キャッシュ部45の登録例が示されている。

【0060】

一方、受信した先頭セルの送信元アドレスが存在する場合には、そのエントリの入方路情報となるポート番号、VPI/VCIを本セルにより更新する（S214）。図12の（c）には本動作におけるATM転送機構キャッシュ部45の更新例が示されている。

【0061】

次に、受信したセルの宛先アドレスと一致する送信元アドレスがATM転送機構キャッシュ部45に登録されているか否か検索する（S211）。本例では前記送信元アドレスが存在しないため、通常のスイッチングと同様に、出側情報検索

、VPI/VCI変換、及びセルの転送処理を行う（S204～206）。

【0062】

（2）ルーチングデバイス4からのパケット受信であってその宛先アドレスが、ATM転送機構キャッシュ部45に存在しない場合（図7の②）

ATM転送機構制御部42は、ポート管理テーブル44を参照して受信したセルがどのVCCから転送されたものであるのか認識する（S208）。

【0063】

本例は管理対象外のルーチングデバイス4から転送されているものであるため、ATM転送機構キャッシュ部45への登録は行わず、受信セルの宛先アドレスと一致する登録された送信元アドレスを検索する（S211）。ここでは同一アドレスが存在しないため、通常のスイッチングと同様に出側情報検索、VPI/VCI変換、及びセルの転送処理を行う（S204～206）。

【0064】

（3）ATMノード1からのパケット受信であってその宛先アドレスが、ATM転送機構キャッシュ部45に存在する場合（図7の③）

ATMノード1から受信したセルの処理内容（S208～210、及びS214）は前記（1）の場合と同様である。次に、ステップS211で受信セルの宛先アドレスがATM転送機構キャッシュ部45に存在するときは、同一アドレスの送信元アドレスから対応する出方路情報（登録時には入方路情報）を参照して出方路を決定する（S212）。図12の（c）には本動作におけるATM転送機構キャッシュ部45の参照例が示されている。

【0065】

これは先に説明した（1）の場合で登録されており、本例において出側とはATMノード2を示す。また、本例ではルーチングデバイス4を経由することなくATMノード2へショートカット転送されるので、次にパケットのネットワーク上での存在可能時間を表すTTL(Time to Live)値の減算が行われる（S213）。この後は、VPI/VCIの変換及びショートカットパスを介したセルの転送処理が行われる（S205及び206）。

【0066】

これまではATM転送機構について説明してきたが、これ以降ではフレームリレー転送機構について同様な説明を行う。

まず、フレームリレーの交換動作を簡単に説明しておく。フレームリレーでは各フレームの出方路を識別するためにヘッダ情報にDLCIを設定し、多重通信を行っている。出方路となる各論理チャネルは、出ポート番号、出DLCIの組み合わせにより一意に識別される。フレームリレー交換機では、回線制御部31で受信したフレームの入ポート番号及びDLCIから、アドレス変換テーブル46を参照して、出口となる出ポート番号、DLCIを取得する。この情報を基に、フレームのスイッチング動作が実行される。

【0067】

図13～15は、フレームリレー転送機構における第1の動作原理（図3）の具体的な実施例を示している。図13は、本発明の第1の動作原理によるフレームリレー転送機構の動作概要図である。図14は、フレームリレー転送機構の詳細な動作フロー図である。そして、図15は、フレームリレー転送機構キャッシュ部のデータ構成例を示したものである。ここでは、図7～9のATM転送機構との相違点を中心に説明する。

【0068】

図14と図8との相違点は、図8のステップ101とステップ103及び107に相当する処理が図14に存在しない点と、図8のステップ105がVPI/VCI変換からDLCI変換に変更されている点だけである。図8のステップ101はAAL5の処理に関するものでフレームリレー転送機構3の処理には当然に存在しない。また、図8のステップ103及び107の先頭セルとそれ以外のセルとを区別する処理は、フレームリレー転送機構3では多重化された論理チャネルを識別するためにDLCIの判別処理を行うだけであるから必要ない。

【0069】

また、フレームリレー転送機構3ではフレームを出方路側へ送出するためDLCI変換を行う（S303、図8のS105と対応）。図15の処理内容についても図9のものと同様である。このように、フレームリレーの処理内容は、大きくはATMのVPI/VCI処理がDLCI処理に置き換わるだけである。従っ

て、図13～15の詳細な動作説明は図7～9の説明を参照することとし、ここではこれ以上説明しない。

【0070】

図16～18は、フレームリレー転送機構における第2の動作原理（図4）の具体的な実施例を示している。図16は、本発明の第2の動作原理によるフレームリレー転送機構の動作概要図である。図17は、フレームリレー転送機構の詳細な動作フロー図である。そして、図18は、フレームリレー転送機構キャッシュ部のデータ構成例を示したものである。ここでも、図10～12のATM転送機構との相違点を中心に説明するに留めておく。

【0071】

図17と図11との相違点は、図11のステップ201とステップ203及び207に相当する処理が図14に存在しない点と、図11のステップ205がVPI/VCI変換からDLCI変換に変更されている点だけである。先の例でも述べたように図11のステップ201はAAL5の処理に関するものでフレームリレー転送機構3の処理には存在しない。また、図11のステップ203及び207は、フレームリレー転送機構3では多重化された論理チャネルを識別するDLCIの判別処理を行うだけであるから必要ない。

【0072】

また、フレームリレー転送機構3ではフレームを出方路側へ送出するためDLCI変換を行う（S403、図11のS205と対応）。図18の処理内容についても図12のものと同様であるが、図18では図12のVPI/VCIがDLCIに置き換えられている。これらの点に留意し、図16～18の詳細な動作説明については図10～12の説明を参照することとし、ここではこれ以上説明しない。

【0073】

【発明の効果】

以上述べたように、本発明によればATM網のデータ転送において、ATMスイッチ側に出方路記憶機能を付与するだけで、ATMスイッチ内でルーティングデバイスを介さないパケット信号のショートカットパス接続が可能となる。そこで

はクライアント／サーバ構成や特殊なプロトコルは一切使用せず、ルーチングデバイスによるセル組立、ルーチング処理、及びセル分解処理が省略されるため、その負荷軽減と共に A T M 網内においてパケット信号の高速転送が簡易に実現可能となる。

【0074】

また本発明によれば、フレームリレー網のデータ転送において、フレームリレー交換機に出方路記憶機能を付与するだけで、フレームリレー交換機内でルーチングデバイスを介さないパケット信号のショートカットパス接続が可能となる。そこでは特殊なプロトコルを一切使用せず、またルーチングデバイスによるデータ化・フレーム化やルーチング処理が省略されるため、その負荷軽減と共にフレームリレー網内においてパケット信号の高速転送を簡易に実現可能となる。

【図面の簡単な説明】

【図 1】

従来のパケット信号の転送構成例を示した図である。

【図 2】

本発明によるパケット転送装置の基本構成を示した図である。

【図 3】

本発明によるパケット転送装置の第 1 の動作原理を説明した図である。

【図 4】

本発明によるパケット転送装置の第 2 の動作原理を説明した図である。

【図 5】

本発明を適用したネットワーク動作例を示した図である。

【図 6】

パケット転送機構の機能構成例を示した図である。

【図 7】

本発明の第 1 の動作原理による A T M 転送機構の動作概要図である。

【図 8】

図 7 の A T M 転送機構の詳細な動作フロー図である。

【図 9】

図 7 の A T M 転送機構キャッシュ部のデータ構成例を示した図である。

【図 10】

本発明の第 2 の動作原理による A T M 転送機構の動作概要図である。

【図 11】

図 10 の A T M 転送機構の詳細な動作フロー図である。

【図 12】

図 10 の A T M 転送機構キャッシュ部のデータ構成を示した図である。

【図 13】

本発明の第 1 の動作原理によるフレームリレー転送機構の動作概要図である。

【図 14】

図 13 のフレームリレー転送機構の詳細な動作フロー図である。

【図 15】

図 13 のフレームリレー転送機構キャッシュ部のデータ構成例を示した図である。

【図 16】

本発明の第 2 の動作原理によるフレームリレー転送機構の動作概要図である。

【図 17】

図 16 のフレームリレー転送機構の詳細な動作フロー図である。

【図 18】

図 16 のフレームリレー転送機構キャッシュ部のデータ構成例を示した図である。

【符号の説明】

- 1 … 第 1 のノード
- 2 … 第 2 のノード
- 3 … パケット転送装置
- 4 … ルーティングデバイス
- 5 … スイッチ
- 6 … ショートカットパス制御部
- 7 … 出方路記憶部

R D…ルーチングデバイス

P M…パケット転送機構

A M…A T M転送機構

A S…A T Mスイッチ

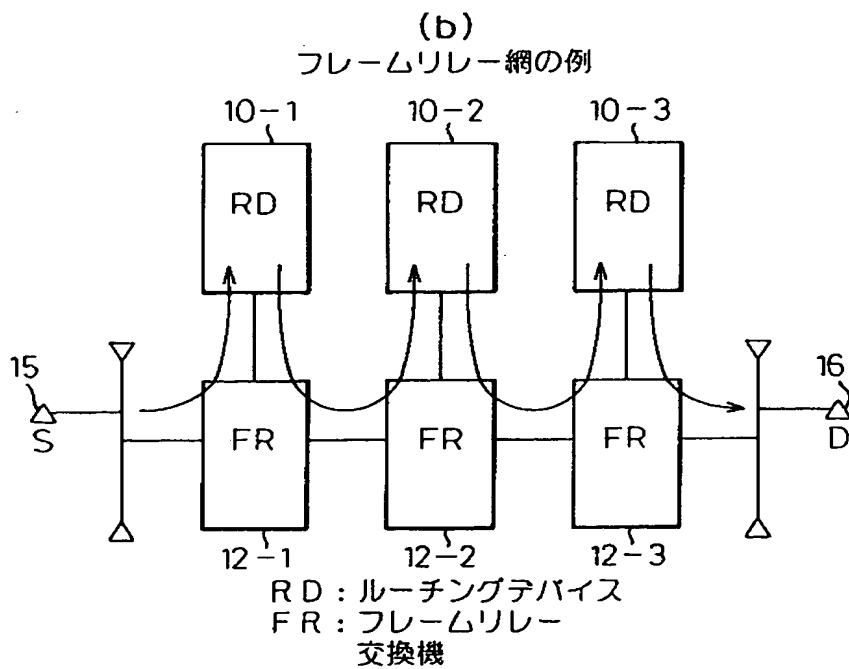
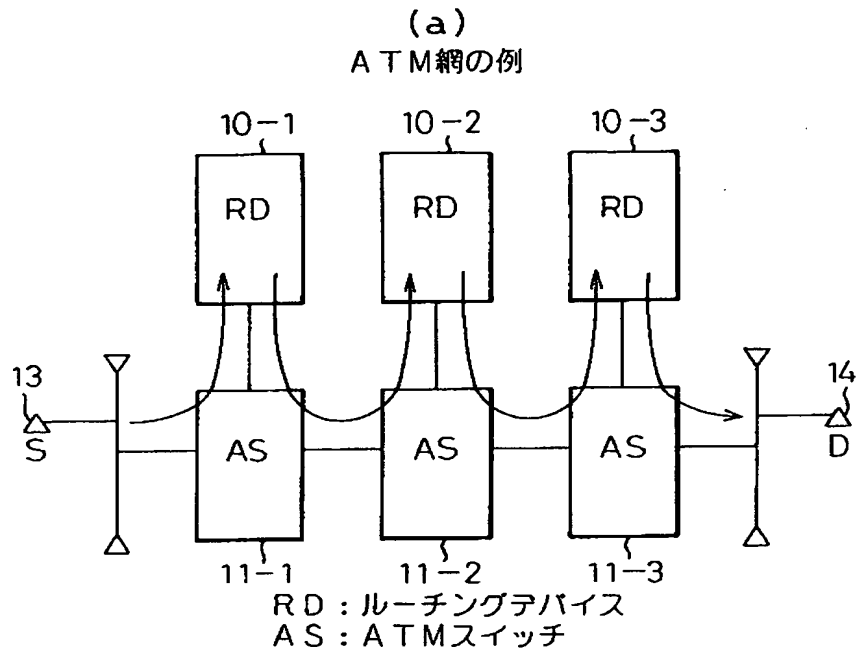
F M…フレームリレー転送機構

F R…フレームリレー交換機

【書類名】 図面

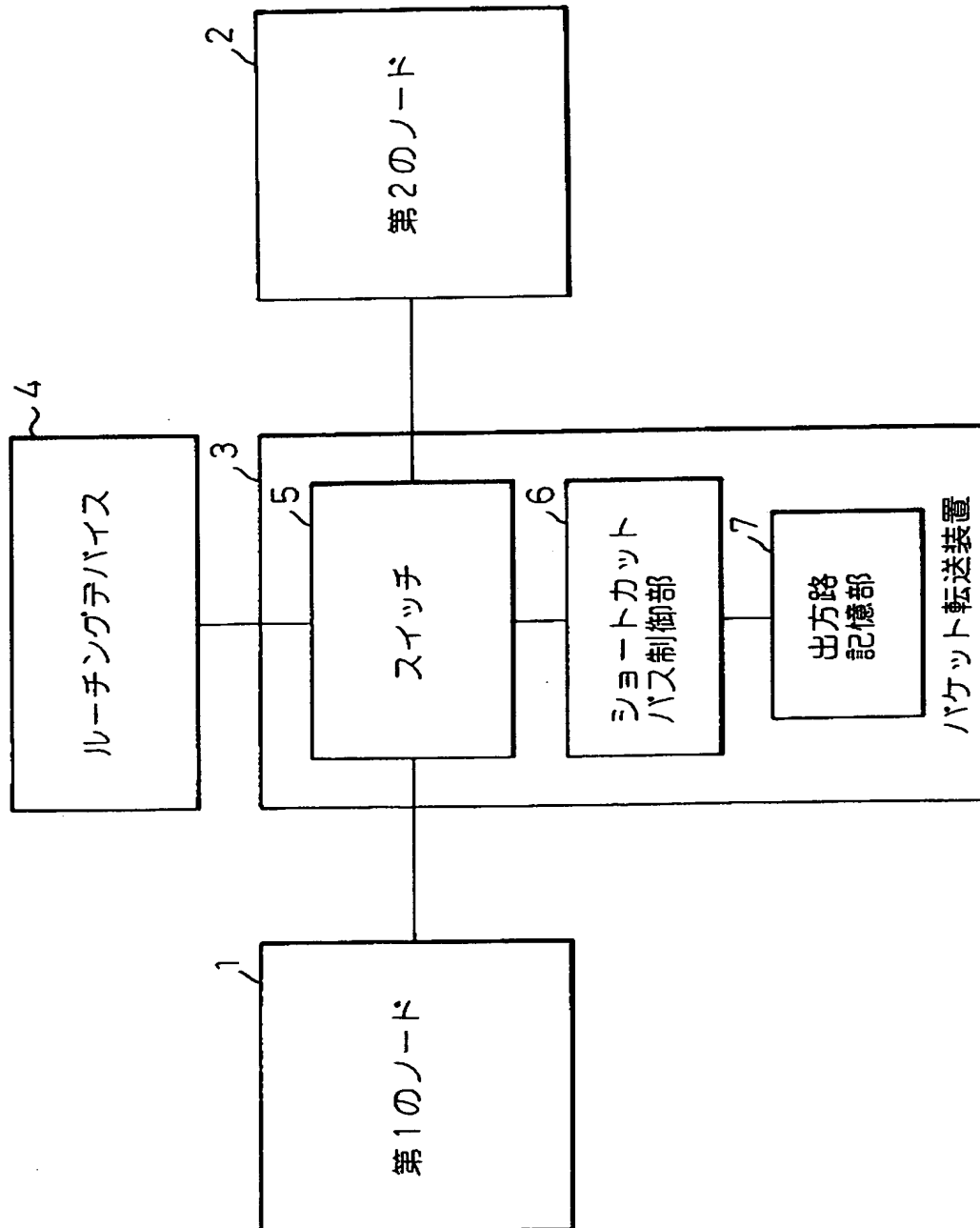
【図 1】

従来のパケット転送構成例



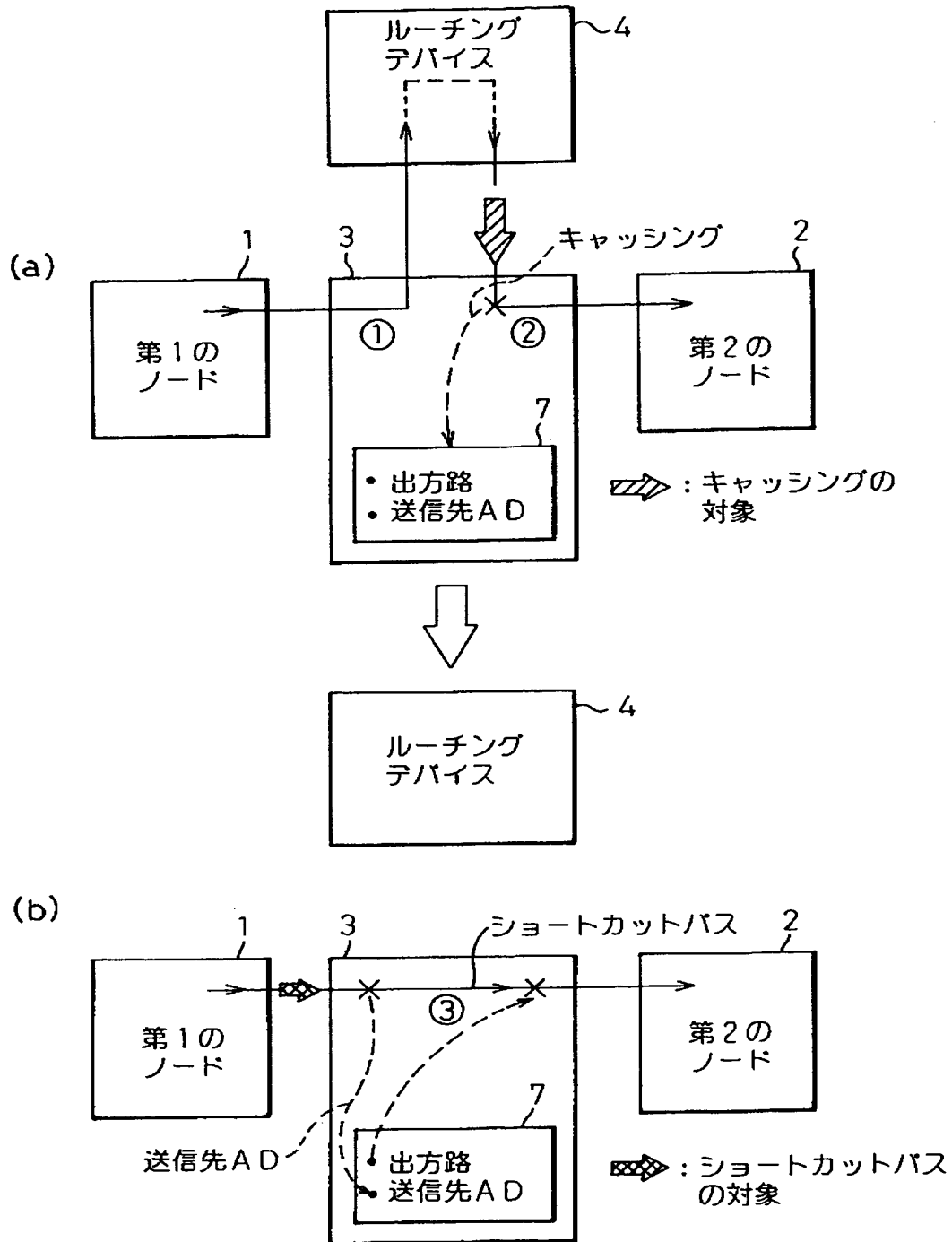
【図 2】

本発明によるパケット転送装置の基本構成



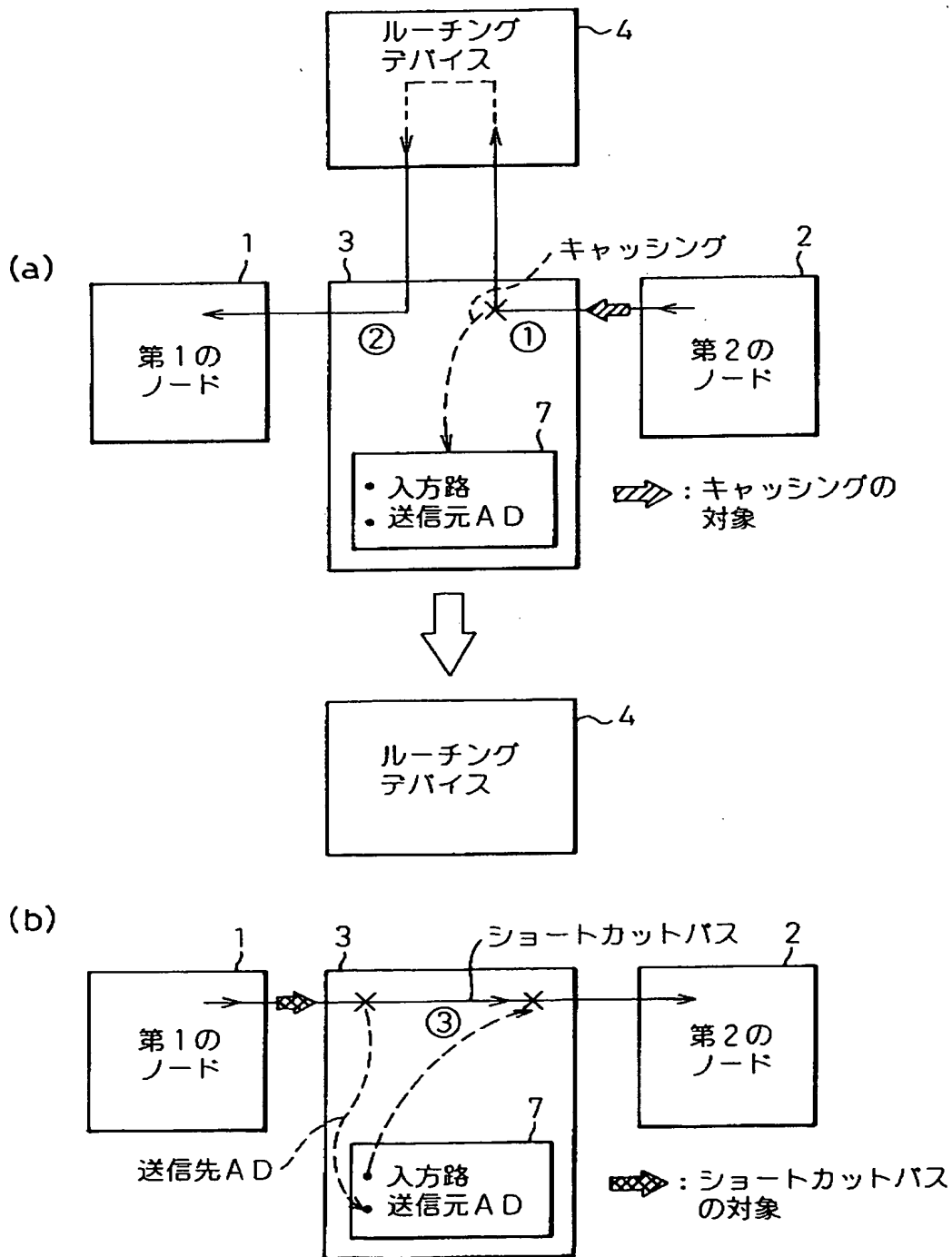
【図 3】

本発明によるバケット転送装置の基本的な動作説明 (1)



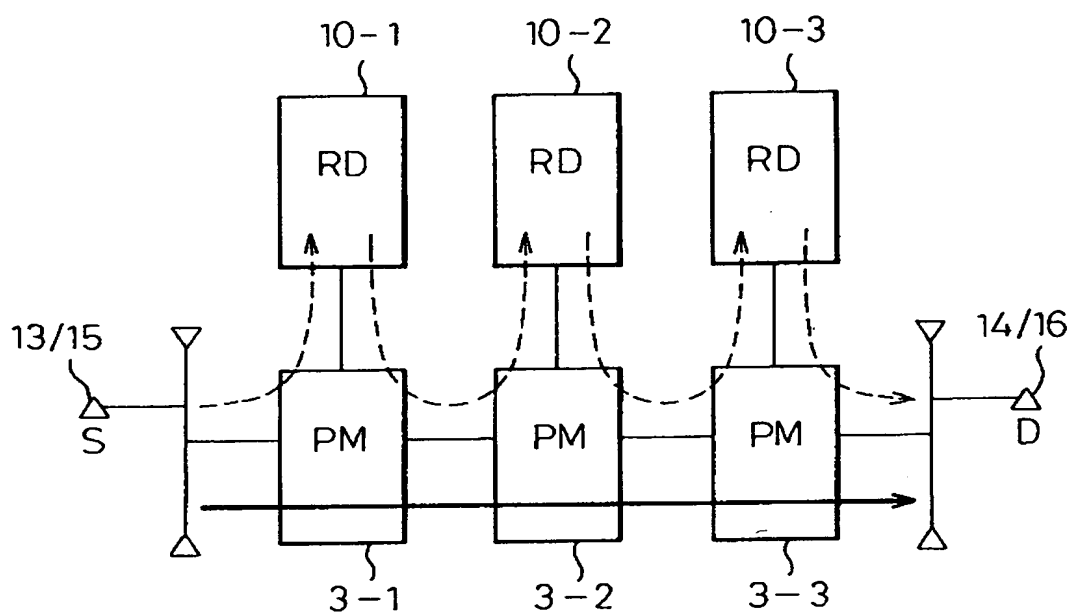
【図 4】

本発明によるパケット転送装置の基本的な動作説明（2）



【図 5】

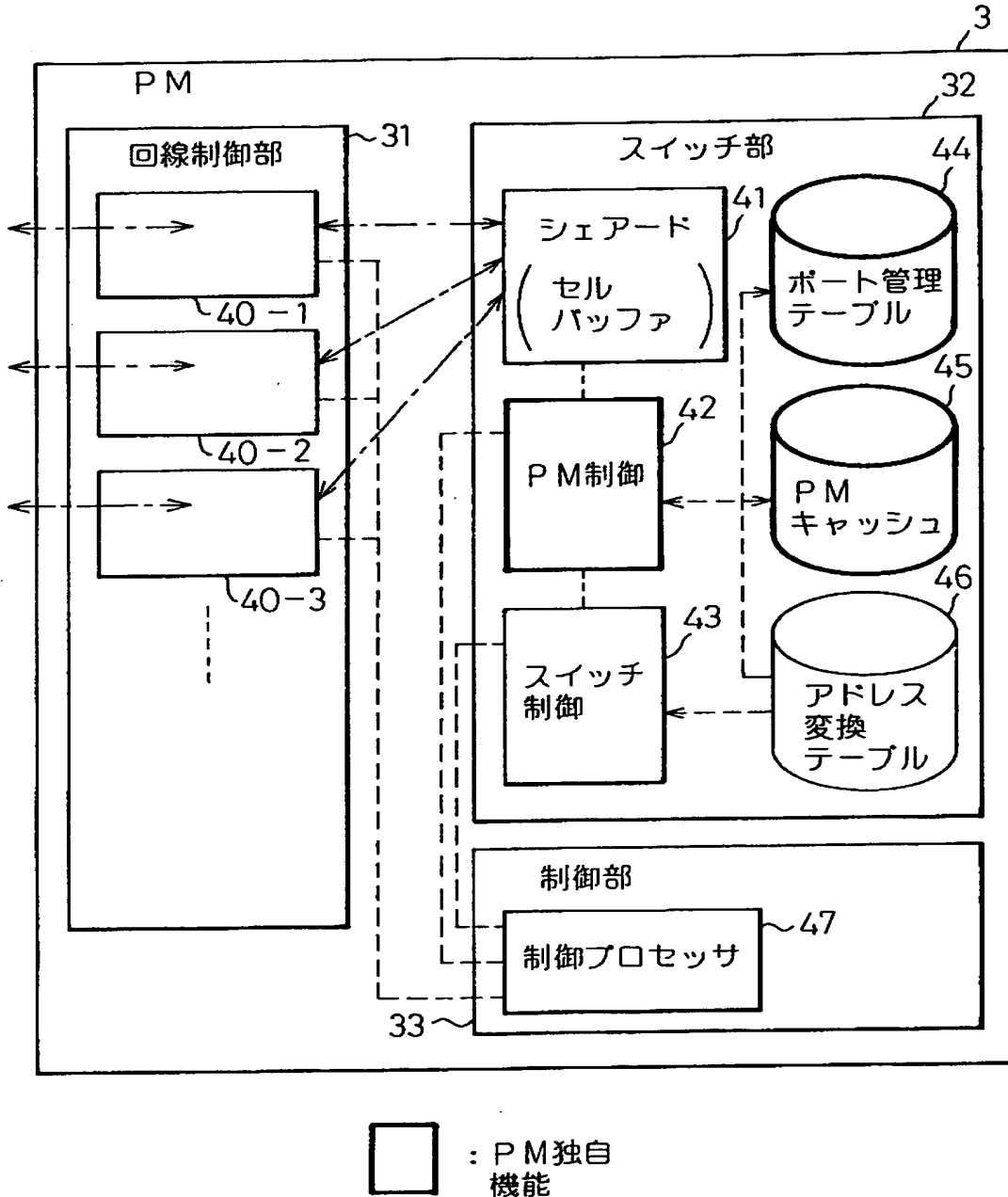
本発明におけるネットワーク動作の一例



R D : ルーティングデバイス
 P M : パケット転送機構
 ----> : 通常のパケットの
 転送ルート
 ———> : 出方路記憶後の
 AMによるパケットの
 転送ルート

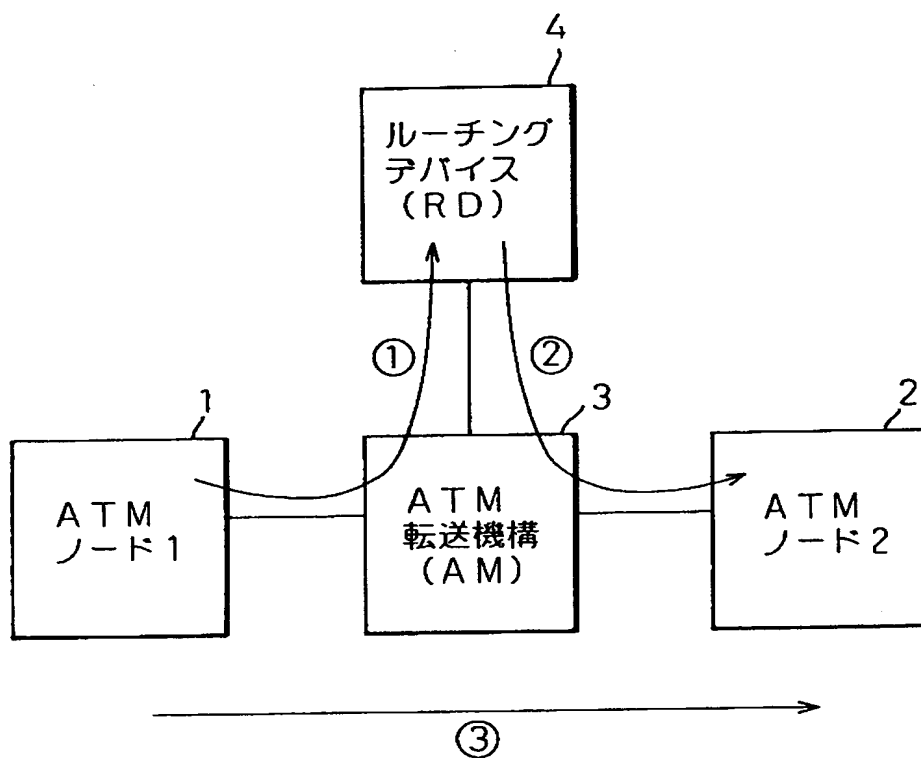
【図 6】

パケット転送機構の機能構成例



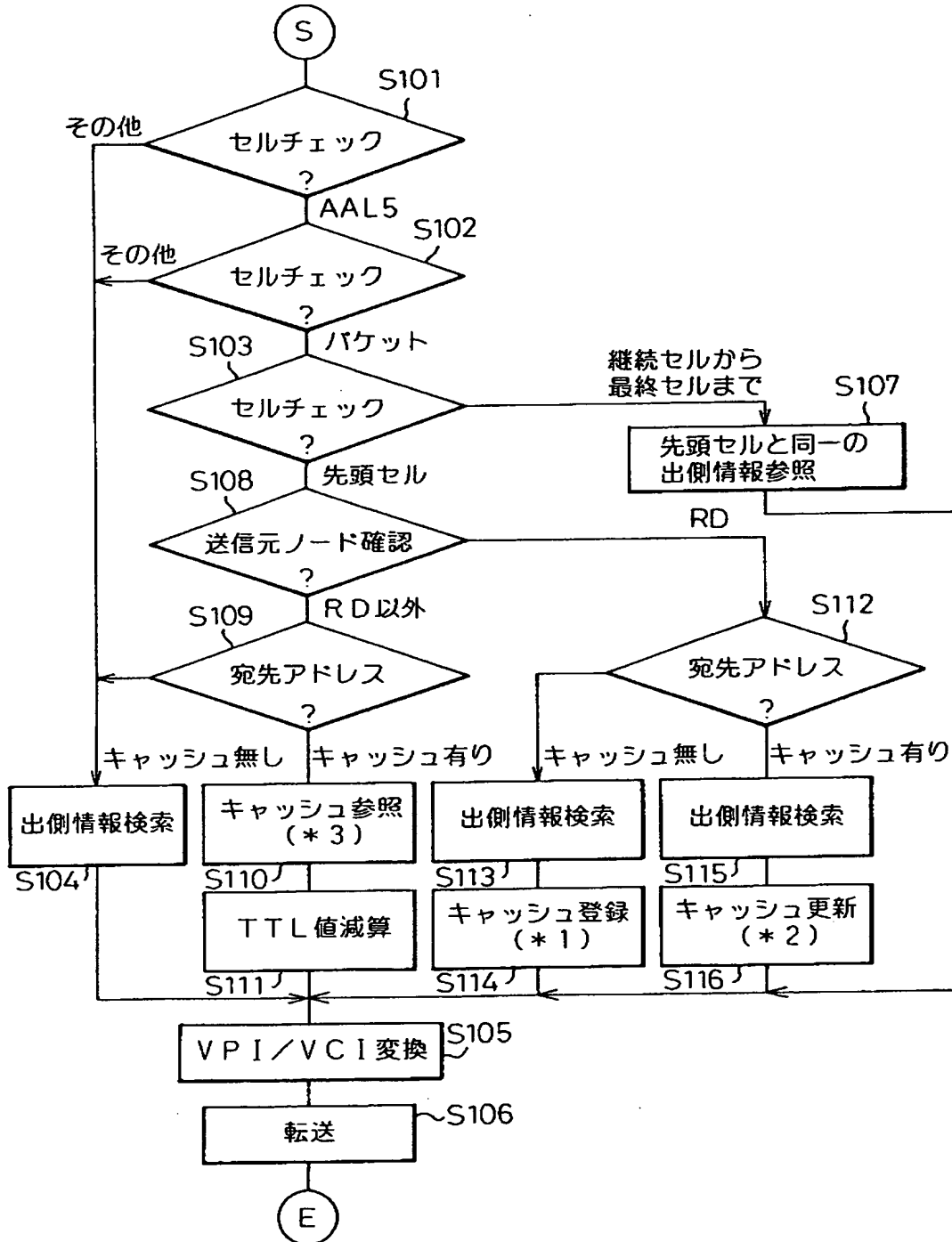
【図 7】

本発明の第 1 の動作原理による ATM 転送機構の動作概要



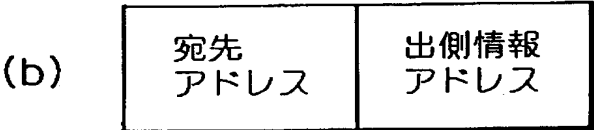
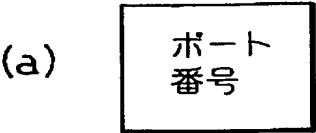
【図 8】

図 7 の詳細動作フロー例



【図9】

図7のATM転送機構キャッシュ部のデータ構成例



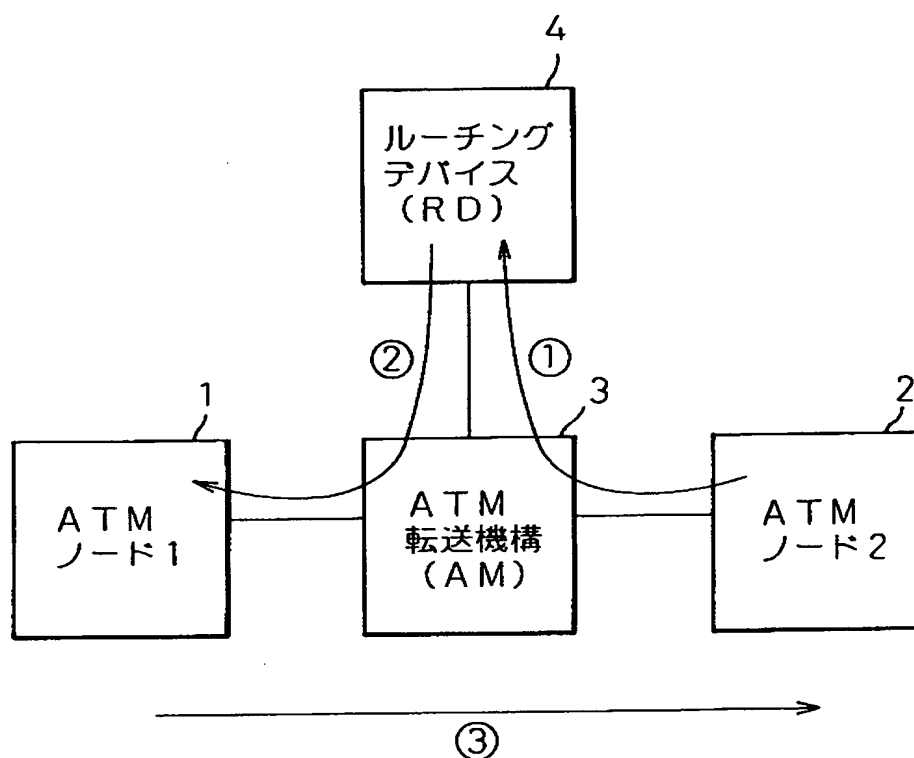
(c)

	宛先 アドレス	出側情報 アドレス
キャッシュ登録(*1)	W	W
キャッシュ更新(*2)		W
キャッシュ参照(*3)		R

R : 読み込み
W : 書き込み

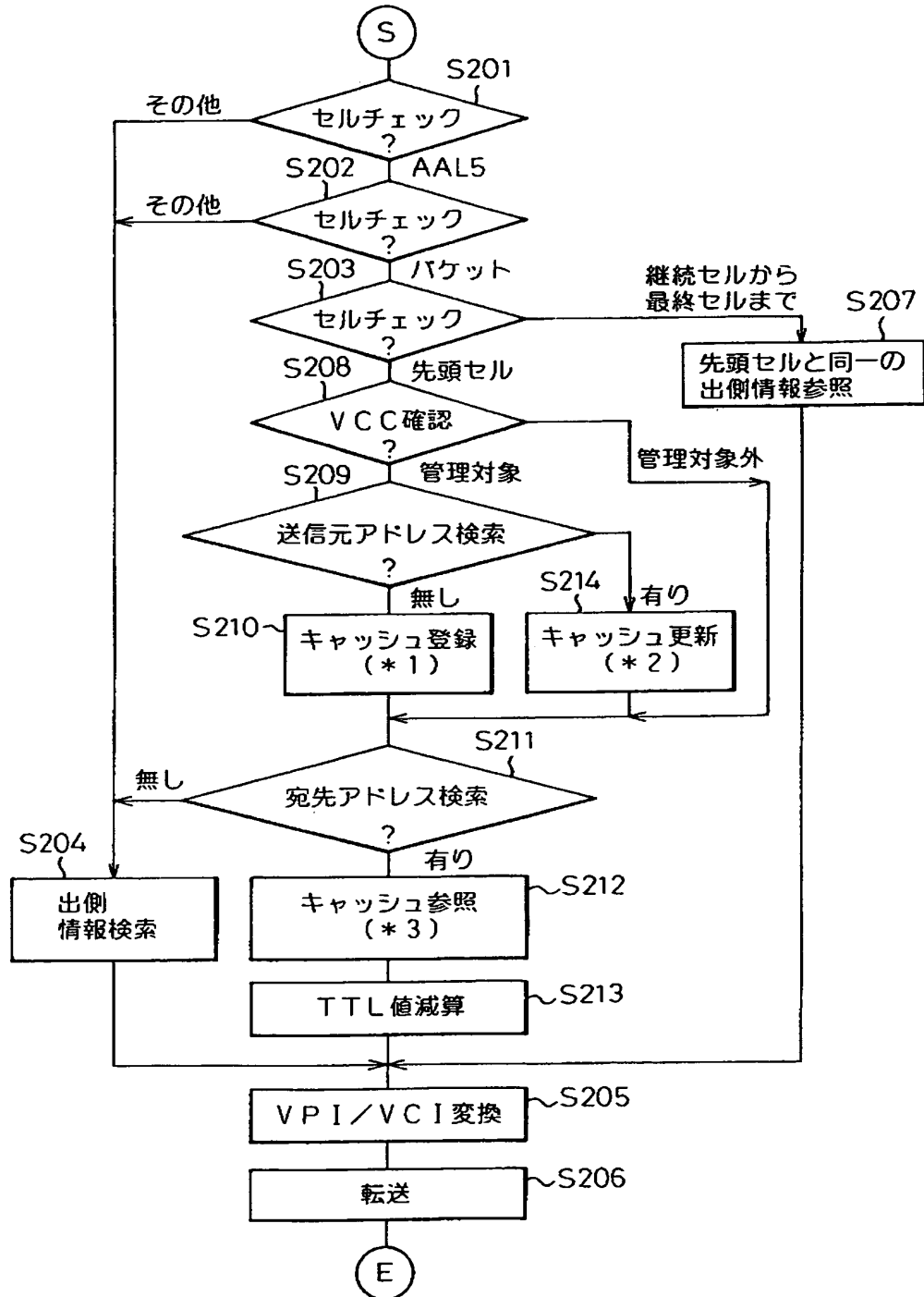
【図 10】

本発明の第 2 の動作原理による ATM 転送機構の動作概要



【図 11】

図10の詳細動作フロー例



【図 12】

図10のATM転送機構シャッシュ部のデータ構成例

(a)

ポート 番号	VPI	VC I
-----------	-----	------

(b)

送信元 アドレス	入方路情報		
	ポート 番号	VPI	VC I

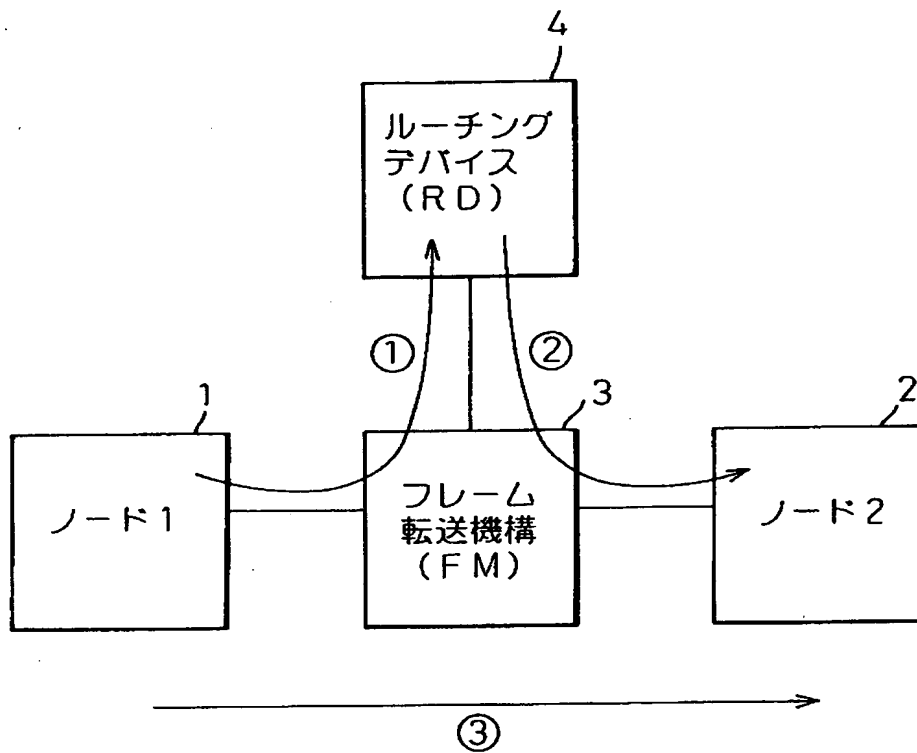
(c)

	送信元 アドレス	入方路情報		
		ポート 番号	VPI	VC I
キャッシュ登録 (* 1)	W	W	W	W
キャッシュ更新 (* 2)		W	W	W
キャッシュ参照 (* 3)		R	R	R

R : 読み込み
W : 書き込み

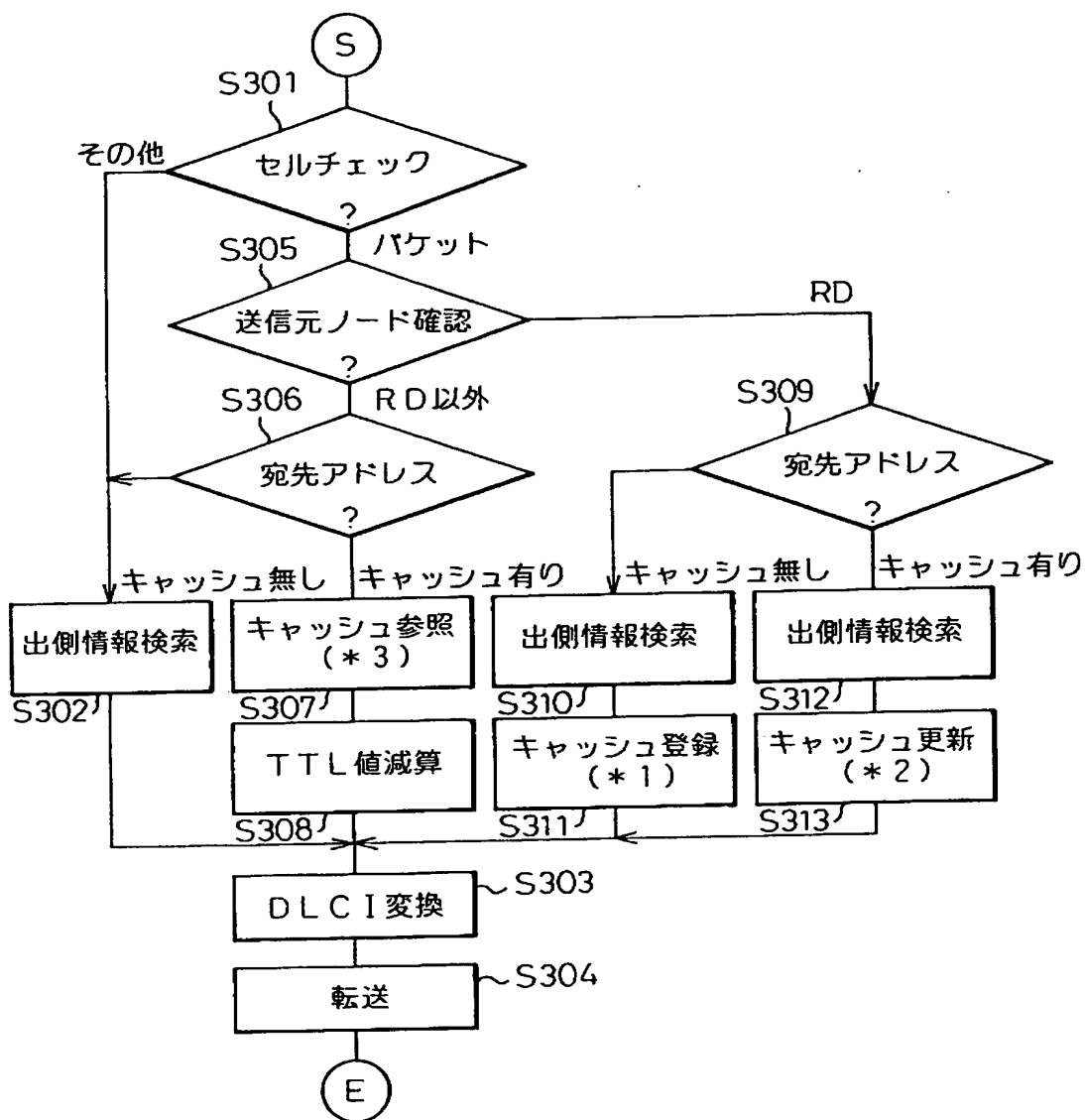
【図 13】

本発明の第 1 の動作原理によるフレームリレー転送機構の動作概要



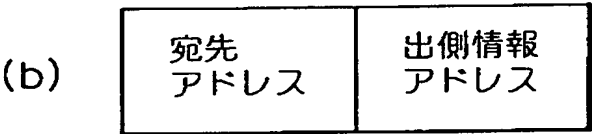
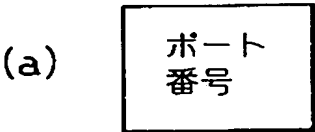
【図 14】

図13の詳細動作フロー例



【図 15】

図13のフレームリレー転送機構キャッシュ部のデータ構成例

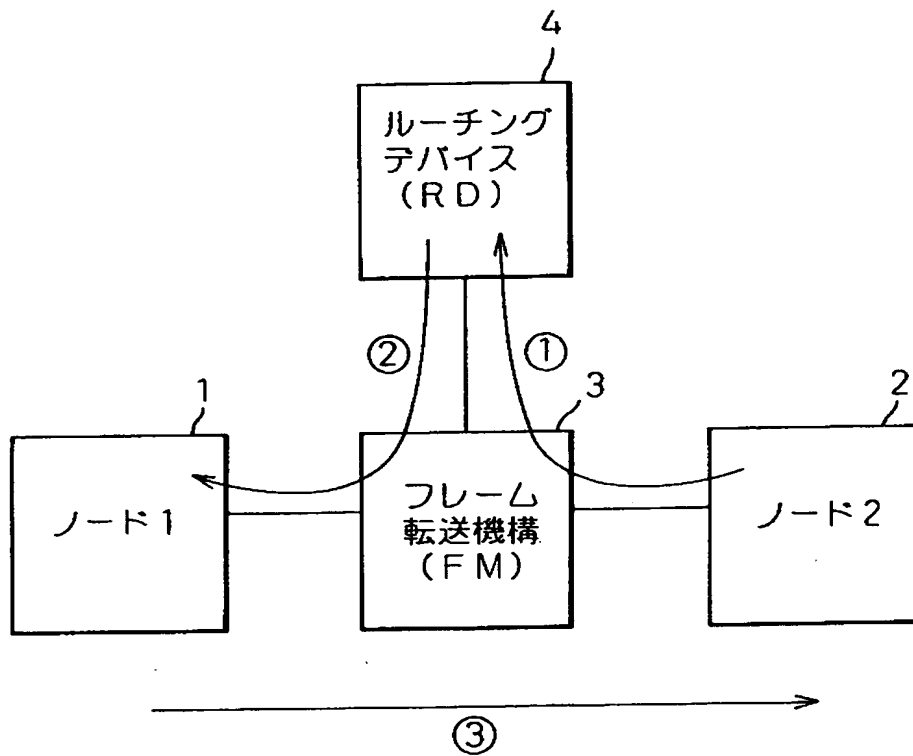


(c)

	宛先 アドレス	出側情報 アドレス
キャッシュ登録 (*1)	W	W
キャッシュ更新 (*2)		W
キャッシュ参照 (*3)		R

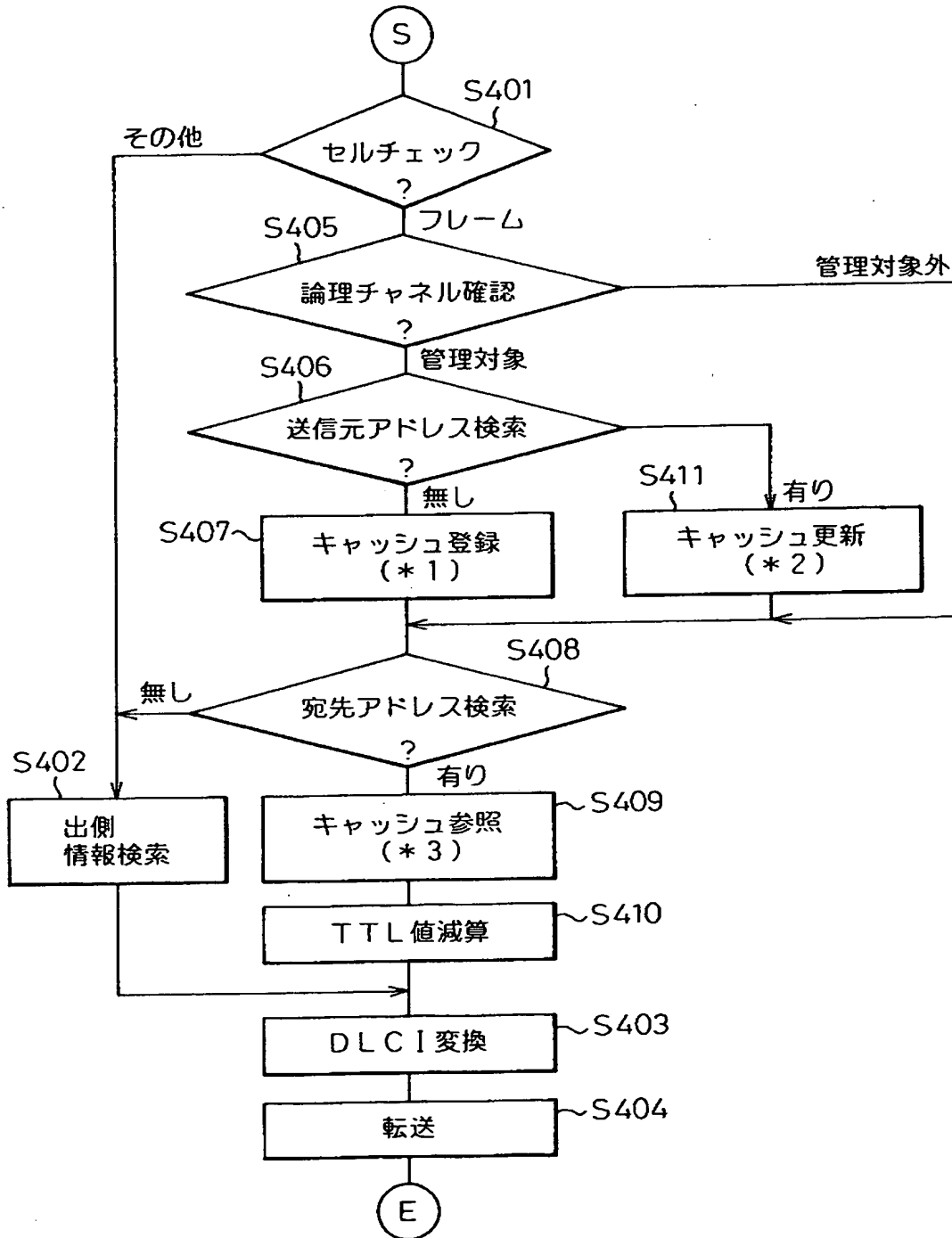
【図 16】

本発明の第2の動作原理によるフレームリレー転送機構の動作概要



【図 17】

図16の詳細動作フロー例



【図 18】

図16のフレームリレー転送機構キャッシュ部のデータ構成例

(a)

ポート 番号	D L C I
-----------	---------

(b)

送信元 アドレス	入方路情報	
	ポート 番号	D L C I

(c)

	送信元 アドレス	入方路情報	
		ポート 番号	D L C I
キャッシュ登録 (* 1)	W	W	W
キャッシュ更新 (* 2)		W	W
キャッシュ参照 (* 3)		R	R

R : 読み込み
W : 書き込み

【書類名】 要約書

【要約】

【課題】 本発明はセル又はフレーム信号の交換転送処理を行う装置に関し、特に前記装置内でセル又はフレーム化されたインターネットプロトコル等に基づくパケットデータを効率よくルーチング処理するパケット転送装置を提供する。

【解決手段】 パケット転送装置は、第1のノード、第2のノード、及びルーチングデバイスとの間のパス接続を行うスイッチと、セル又はフレーム信号の出方路情報を記憶する出方路記憶部と、ルーチングデバイスから入力したパケット信号を含むセル又はフレーム信号の出方路情報を監視してそれを前記出方路記憶部に記憶し、それとの照合が一致した同一出方路を有するパケット信号を含む入力セル又はフレーム信号は、前記スイッチを制御して前記信号の入力先である第1のノードと出力先である第2のノードとの間にショートカットパスを形成して転送するショートカットパス制御部と、を備える。

【選択図】 図2

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000005223
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】 富士通株式会社
【代理人】 申請人
【識別番号】 100077517
【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森ビル 青和特許法律事務所
【氏名又は名称】 石田 敬
【選任した代理人】
【識別番号】 100100871
【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森ビル 青和特許法律事務所
【氏名又は名称】 土屋 繁
【選任した代理人】
【識別番号】 100088269
【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森ビル 青和特許法律事務所
【氏名又は名称】 戸田 利雄
【選任した代理人】
【識別番号】 100082898
【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森ビル 青和特許法律事務所
【氏名又は名称】 西山 雅也

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社